

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B1)

(11) 特許番号

特許第6076578号
(P6076578)

(45) 発行日 平成29年2月8日 (2017.2.8)

(24) 登録日 平成29年1月20日 (2017.1.20)

(51) Int. Cl.

F I

A 6 1 B 1/04 (2006.01)
 G O 2 B 23/24 (2006.01)
 H O 4 N 5/232 (2006.01)
 H O 4 N 5/243 (2006.01)
 H O 4 N 5/357 (2011.01)

A 6 1 B 1/04 3 7 O
 G O 2 B 23/24 B
 H O 4 N 5/232 Z
 H O 4 N 5/243
 H O 4 N 5/335 5 7 O

請求項の数 7 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2016-564347 (P2016-564347)
 (86) (22) 出願日 平成28年6月15日 (2016.6.15)
 (86) 国際出願番号 PCT/JP2016/067816
 審査請求日 平成28年10月25日 (2016.10.25)
 (31) 優先権主張番号 特願2015-145093 (P2015-145093)
 (32) 優先日 平成27年7月22日 (2015.7.22)
 (33) 優先権主張国 日本国 (JP)

早期審査対象出願

(73) 特許権者 000000376
 オリンパス株式会社
 東京都八王子市石川町2951番地
 (74) 代理人 100076233
 弁理士 伊藤 進
 (74) 代理人 100101661
 弁理士 長谷川 靖
 (74) 代理人 100135932
 弁理士 篠浦 治
 (72) 発明者 田辺 譲
 東京都八王子市石川町2951番地 オリ
 ンパス株式会社内
 (72) 発明者 山下 真司
 東京都八王子市石川町2951番地 オリ
 ンパス株式会社内

最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【特許請求の範囲】

【請求項1】

受光量に応じた光電変換を行い、電荷を蓄積する光電変換素子、
 前記光電変換素子に蓄積された電荷を転送する転送部、
 転送される電荷を信号へ変換する電荷変換部、
 前記電荷変換部の信号をリセットするリセット部、
 前記電荷変換部により変換された信号を出力する信号出力部、
 前記信号出力部と接続される垂直転送線、
 を単位の画素とした複数の画素を備える固体撮像素子を挿入部の先端部を設けた内視鏡と、

前記リセット部をオフ状態、かつ前記転送部をオフ状態にして前記電荷変換部の信号レベルを黒レベルとした該黒レベルの画素信号を前記垂直転送線へ出力する第1の動作モード、及び前記リセット部をオンからオフ状態、かつ前記転送部をオン状態にして前記光電変換素子が蓄積した電荷を前記電荷変換部に転送した後、前記電荷変換部の信号を黒レベルが補正されていない通常の画素信号として前記信号出力部を介して、前記垂直転送線へ出力する第2の動作モードの動作タイミングを設定する設定部、

前記第1の動作モード及び前記第2の動作モードを切り替える動作モード制御部、

前記第2の動作モードにおいて前記固体撮像素子の出力部から、出力される複数の前記通常の画素信号からなる画像信号における黒レベルを補正する黒レベル補正部、

を備える信号処理装置と、を有する撮像装置であって、

10

20

前記信号処理装置は、

前記第1の動作モードにおいて取得した黒レベルの画素信号値をメモリに保存し、前記黒レベル補正部で前記第2の動作モードにおいて取得される前記画像信号を前記メモリに保存した黒レベルの画素信号値を用いて補正し、

前記撮像装置は、

前記挿入部内に挿通され、前記固体撮像素子から前記画像信号を出力させるための駆動信号を生成するための同期信号と、前記第1の動作モード及び前記第2の動作モードで前記固体撮像素子をそれぞれ動作させる動作モード制御信号と、前記画像信号と、を送送する信号線として、前記同期信号と前記動作モード制御信号とを共通化した信号線を用いて伝送する

10

ことを特徴とする撮像装置。

【請求項2】

前記メモリは、前記第1の動作モードにおいて前記固体撮像素子から出力される前記複数の光電変換素子全ての黒レベルの画素信号値を保存し、

前記黒レベル補正部は、前記第2の動作モードにより取得される前記画像信号を構成する前記通常の画素信号全てを、前記メモリに保存した前記黒レベルの画素信号値によりそれぞれ補正することを特徴とする請求項1に記載の撮像装置。

【請求項3】

前記内視鏡は、前記内視鏡に内蔵された前記固体撮像素子における欠陥画素のアドレスを保存する第2のメモリを備え、

20

前記黒レベル補正部は、前記第2の動作モードにおいて前記欠陥画素のアドレスに対応する前記画像信号に対して、該欠陥画素の周囲の複数の画素の画素信号で補正することを特徴とする請求項1に記載の撮像装置。

【請求項4】

前記固体撮像素子は、前記複数の画素が直交する第1方向及び第2方向にそれぞれ複数設けられたm、nライン（m、nは3以上の自然数）に沿って格子状に配置され、

前記設定部により前記第2の動作モード中において、前記第1の動作モードを行うように動作タイミングが設定された場合においては、

前記動作モード制御部は、mライン分の画素における1ライン分の画素を前記第1の動作モードで読み出し、読み出した1ライン分の画素の信号を黒レベルの信号値としてメモリに保存し、かつmライン分の画素の信号を前記第2の動作モードで読み出す制御を、前記第1の動作モードで読み出す場合の前記1ラインを変更して、繰り返し行うように制御することを特徴とする請求項1に記載の撮像装置。

30

【請求項5】

前記動作モード制御部は、前記第1の動作モードにより前記固体撮像素子から出力させる前記1ラインを、1フレーム期間毎に順次異なるmラインに変更して、mフレーム期間繰り返し行うように制御することを特徴とする請求項4に記載の撮像装置。

【請求項6】

前記信号処理装置は、前記固体撮像素子から前記第2の動作モードにおいて、読み出された前記mライン分の画素の信号からなる画像信号に対してモニタに表示するための表示用画像信号を生成する画像処理回路を有し、

40

前記動作モード制御部が前記第1の動作モードにより前記固体撮像素子から出力される前記1ラインを、1フレーム期間毎に順次異なるmラインに変更して、mフレーム期間繰り返し行うように制御する当該mフレーム期間、前記モニタは、mライン分の画素を有する前記表示用画像信号の画像を表示することを特徴とする請求項5に記載の撮像装置。

【請求項7】

前記内視鏡は、該内視鏡に設けられた前記固体撮像素子に対して前記第1の動作モードにおいて取得した黒レベルの画素信号値を保存する前記メモリと、該メモリに保存した黒レベルの画素信号値を用いて補正する前記黒レベル補正部とを内蔵することを特徴とする請求項1に記載の撮像装置。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像素子を用いて撮像する撮像装置に関する。

【背景技術】

【0002】

近年、固体撮像素子を用いた撮像装置は、医療用内視鏡の場合を含む種々の装置において広く用いられている。

体腔内に挿入される医療用内視鏡の場合においては、体腔内に挿入される挿入部の外径を小さくして、患者に与える苦痛を低減するために細径化することが必要となり、挿入部の先端部に配置される固体撮像素子のサイズを小さくすることが必要となる。

挿入部の先端部に配置される固体撮像素子のサイズを小さくするために、受光部を形成する画素の周辺側の一部の画素をメカニカルに遮光して、撮像画像上の黒レベルの信号を生成するオプティカルブラック画素（OB画素）を有しない有効画素の構成にすることが、考えられる。

このようにOB画素を有しない固体撮像素子にすることにより、挿入部の先端部に配置される固体撮像素子のサイズを小さくすることが可能となるが、OB画素を有しない構成にしたことで撮像画像上の黒レベルが不確定な状態となり、モニタ表示上で画像全体が白くなったり（黒浮き）、不自然な黒（黒沈み）になったりしてしまうため、黒レベルの信号を生成する回路構成が必要になる。

【0003】

例えば、第1の従来例としての日本国特開2007-019577号公報は、被写体光学像を取込むメカニカルシャッタと、前記メカニカルシャッタを介して入射した前記被写体光学像に基づく画像信号を出力する撮像素子と、前記シャッタによる遮光状態時における前記撮像素子の出力を暗時出力として保持する記憶手段と、前記被写体光学像を前記メカニカルシャッタを介して取込む実撮影時の露光時間と前記記憶手段に記憶されている暗時出力とに基づいて実撮影時におけるノイズ成分を推定し、実撮影時における前記撮像素子の出力から推定した前記ノイズ成分を除去して出力する補正手段と、を含む撮像装置を開示している。

また、第2の従来例としての日本国特開2014-82698号公報は、一つの画像出力期間に第1の撮影画像および第2の撮影画像を取得可能な撮像素子と、撮影条件に応じてダークシェーディング補正用画像を取得するか否かを判定する画像判定手段と、前記画像判定手段が前記ダークシェーディング補正用画像を取得すると判定した場合、前記第2の撮影画像の代わりに該ダークシェーディング補正用画像を取得する画像取得手段と、前記ダークシェーディング補正用画像を用いて前記第1の撮影画像および前記第2の撮影画像を補正する画像補正手段と、を有する撮像装置を開示している。

【0004】

上記第1の従来例においては、黒レベルは、実際の撮影時間に比例する暗電流により変動すると見なしている。つまり、この第1の従来例においては、黒レベルは、光を受光する受光画素又は光電変換画素のみにおいて、実際の撮影時間に比例して発生する暗電流が原因として、暗電流による影響を撮影時間に比例する補正量とする推定値を用いて補正している。このため、受光画素の信号電荷が転送される電荷転送部や、該電荷転送部の信号電荷を出力する信号出力部による実際の撮影時間に比例しない部分において黒レベルに影響する量がある場合に対しては精度良く補正できない。また、第1の従来例は、メカニカルシャッタを有しない撮像装置には適用できない。

一方、上記第2の従来例は、一つの画像出力期間において第1の撮影画像および第2の撮影画像を取得可能とする撮像素子自体に、ノイズを含む第1の信号読出系（図3の301, 303, 305）と、光信号及びノイズ信号が加算された信号を読み出す第2の信号読出系（図3の302, 304, 306）との2系統の信号読出系を設けており、通常の撮像素子においては実現できない構造を採用している。そのため、1系統の信号読み出し系（のみ）を備えた通

常の撮像素子においても簡単に黒レベルの補正（黒レベルが定まらない黒浮きレベルの補正）ができる撮像装置が望まれる。

本発明は上述した点に鑑みてなされたもので、通常の撮像素子を用いた場合においても簡単に、精度良く黒レベルを補正できる撮像装置を提供することを目的とする。

【発明の開示】

【課題を解決するための手段】

【0005】

本発明の一態様の撮像装置は、受光量に応じた光電変換を行い、電荷を蓄積する光電変換素子、前記光電変換素子に蓄積された電荷を転送する転送部、転送される電荷を信号へ変換する電荷変換部、前記電荷変換部の信号をリセットするリセット部、前記電荷変換部により変換された信号を出力する信号出力部、前記信号出力部と接続される垂直転送線、を単位の画素とした複数の画素を備える固体撮像素子を挿入部の先端部を設けた内視鏡と、前記リセット部をオフ状態、かつ前記転送部をオフ状態にして前記電荷変換部の信号レベルを黒レベルとした該黒レベルの画素信号を前記垂直転送線へ出力する第1の動作モード、及び前記リセット部をオンからオフ状態、かつ前記転送部をオン状態にして前記光電変換素子が蓄積した電荷を前記電荷変換部に転送した後、前記電荷変換部の信号を黒レベルが補正されていない通常の画素信号として前記信号出力部を介して、前記垂直転送線へ出力する第2の動作モードの動作タイミングを設定する設定部、前記第1の動作モード及び前記第2の動作モードを切り替える動作モード制御部、前記第2の動作モードにおいて前記固体撮像素子の出力部から、出力される複数の前記通常の画素信号からなる画像信号における黒レベルを補正する黒レベル補正部、を備える信号処理装置と、を有する撮像装置であって、前記信号処理装置は、前記第1の動作モードにおいて取得した黒レベルの画素信号値をメモリに保存し、前記黒レベル補正部で前記第2の動作モードにおいて取得される前記画像信号を前記メモリに保存した黒レベルの画素信号値を用いて補正し、前記撮像装置は、前記挿入部内に挿通され、前記固体撮像素子から前記画像信号を出力させるための駆動信号を生成するための同期信号と、前記第1の動作モード及び前記第2の動作モードで前記固体撮像素子をそれぞれ動作させる動作モード制御信号と、前記画像信号と、を伝送する信号線として、前記同期信号と前記動作モード制御信号とを共通化した信号線を用いて伝送する。

【図面の簡単な説明】

【0006】

【図1】図1は本発明の第1の実施形態の撮像装置の全体構成を示す図。

【図2】図2は図1におけるMOS型撮像素子における単位の画素の構成例を示す図。

【図3】図3はMOS型撮像素子の回路構成を示す図。

【図4】図4はイメージャとイメージャ制御回路の構成を示す図。

【図5】図5は図4における信号線の本数を低減した場合のイメージャとイメージャ制御回路の構成を示す図。

【図6】図6は図5のイメージャの構成を示す図。

【図7】図7は第1の実施形態の全体的な処理内容を示すフローチャート。

【図8A】図8Aは黒レベルの画素信号値を生成する第1の動作モードの処理内容を示すフローチャート。

【図8B】図8Bは第1の動作モードの動作説明のタイミング図。

【図9A】図9Aは通常モードとなる第2の動作モードの処理内容を示すフローチャート。

。

【図9B】図9Bは第2の動作モードの動作説明のタイミング図。

【図10】図10は第1の実施形態の変形例の撮像装置の全体構成を示す図。

【図11】図11は補正回路の構成例を示す図。

【図12】図12は欠陥画素及びその周囲の画素を示す図。

【図13】図13は第2の動作モード中において、第1の動作モードにより黒レベルのデータを取得する処理内容を示すフローチャート。

【発明を実施するための最良の形態】

【0007】

以下、図面を参照して本発明の実施形態を説明する。

(第1の実施形態)

図1に示すように本発明の第1の実施形態の撮像装置1は、体腔内に挿入される内視鏡2Aと、着脱自在に接続される内視鏡2Aに照明光を供給する光源装置3と、着脱自在に接続される内視鏡2Aに対する信号処理を行う画像信号処理装置4と、画像信号処理装置4から出力される表示用の画像信号が入力されることにより、前記画像信号の画像を内視鏡画像として表示する表示装置としてのモニタ5とを有する。

内視鏡2Aは、体腔内に挿入される細長の挿入部6と、この挿入部6の基端に設けられた操作部7と、操作部7から延出されたライトガイドケーブル8と信号ケーブル9とを有する。ライトガイドケーブル8の端部に設けた光源用コネクタ10は光源装置3に着脱自在に接続され、信号ケーブル9の端部に設けた信号用コネクタ11は画像信号処理装置4に着脱自在に接続される。なお、ライトガイドケーブル8と信号ケーブル9とを1本化し、例えば光源用コネクタ10から信号ケーブル9を延出して信号ケーブル9の端部の信号用コネクタ11を画像信号処理装置4に接続する構造にしても良い。

【0008】

なお、第1の実施形態の撮像装置1は、内視鏡2Aの他に、一部の構成が僅かに異なる内視鏡2Bを用いて構成することもできる。内視鏡2Bは、細径の挿入部6を有するが、内視鏡2Aは内視鏡2Bよりも更に細径化された挿入部6を有する。内視鏡2Aは、挿入部6を細径化するために、挿入部6内に挿通される信号線の本数を内視鏡2Bの場合よりも減らしている。また、信号線の本数を減らすために、内視鏡2Aは、信号処理系の一部を、内視鏡2Bとは異なる構成にしている(図4、図5参照)。その他は、内視鏡2Aと2Bとは同じ構成である。なお、図1においては、内視鏡2Bの内部構成は、図1に示す構成レベルでは、内視鏡2Aと同じ構成である。

内視鏡2Aの挿入部6内には、照明光を伝送(導光)するライトガイド12が挿通され、このライトガイド12は、更に操作部7、ライトガイドケーブル8内を挿通されて光源用コネクタ10の端部に至る。

この端部には光源装置3からの照明光が入射され、ライトガイド12により伝送された照明光は、挿入部6の先端部13に設けた照明窓に固定されたライトガイド12の先端面から外部に出射され、体腔内の患部14等の観察対象部位を照明する。

【0009】

照明された観察対象部位は、先端部13における照明窓に隣接して設けられた観察窓に取り付けられた対物レンズ15により、その結像位置に配置された固体撮像素子を形成するMOS型撮像素子16の撮像面に観察対象部位の光学像を結ぶ。

MOS型撮像素子16は、撮像面に結像された光学像を、撮像面に配置された受光部45(図4参照)を形成する光電変換素子により光電変換する。このMOS型撮像素子16の近傍に、MOS型撮像素子16を駆動する駆動信号を生成すると共に、MOS型撮像素子16を2つの動作モードで動作させる制御を行う撮像素子制御回路17が配置され、MOS型撮像素子16と撮像素子制御回路17とからMOS型イメージャ(以下、単にイメージャ)18が形成される。

先端部13内に配置されたイメージャ18は、挿入部6、操作部7、信号ケーブル9内を挿通された複数の信号線19を介して、信号用コネクタ11内に設けたスコープ基板21に搭載したイメージャ制御回路22と接続される。なお、スコープ基板21を信号用コネクタ11の内部に設ける場合に限定されるものでなく、スコープ基板21を、例えば操作部7の内部に設ける構成にしても良い。また、スコープ基板21内に設けたイメージャ制御回路22の一部を、画像信号処理装置4の内部に設けたり、画像信号処理装置4の機能の一部をイメージャ制御回路22に設けるようにしても良い。

イメージャ制御回路22は、イメージャ18を制御すると共に、MOS型撮像素子16を2つの動作モードで動作させることにより、MOS型撮像素子16の黒レベルを補正す

10

20

30

40

50

る画素信号値（単に信号値とも言う）を格納（保存）する信号値格納部（又は黒レベル補正用データ格納部）23aを有するメモリ23と、保存した画素信号値（又は黒レベル補正用データ）を用いて黒レベルの補正を行う黒レベル補正部を形成する補正回路24と、を有する。

【0010】

メモリ23には、このメモリ23を内蔵した内視鏡2K（K=A又はB）に固有の識別情報（IDと略記）を格納しているID格納部23b（図1中ではIDと略記）を有する。

信号用コネクタ11が接続される画像信号処理装置4は、イメージャ制御回路22と接続されることにより、イメージャ制御回路22から出力される画像信号に対する信号処理を行う画像処理回路31と、イメージャ制御回路22及び画像処理回路31を制御する制御回路32と、制御回路32に対して、各種の設定や、設定する条件等の入力を行う操作パネル33とを有する。

10

制御回路32は、ID格納部23bのIDを読み出すことにより、IDの内視鏡2A又は2Bに対応した制御を行う。

なお、内視鏡2A、2Bの調整や、メンテナンス等を行い易いように操作パネル33を操作してMOS型撮像素子16を2つの動作モードで動作させるタイミングや条件の設定を行う設定部33aの機能を設けている。術者等の一般のユーザが2つの動作モードで動作させる可能性が無い場合には、例えばメーカ側において設定した特定の認証コードが入力された場合のみ、設定部33aが機能するようにしても良い。以下の説明では、メーカ側のスタッフのみが操作する場合も含めて、ユーザを用いて説明する。

20

【0011】

また、制御回路32は、例えば制御回路32の内部にメモリ32aを備え、このメモリ32aには、設定部33a等から設定された2つの動作モード行うタイミングや条件の情報が格納される。

【0012】

本実施形態においては、後述するようにMOS型撮像素子16における各画素の黒レベルの信号を出力させる第1の動作モードと、各画素において受光した受光量に応じて光電変換した信号を出力させる第2の動作モードとを切り替えてMOS型撮像素子16を駆動することができるようにしている。

30

そして、制御回路32は、メモリ32aに格納されている2つの動作モードにおける特に第1の動作を行うタイミング又はタイミング条件の情報に従って、MOS型撮像素子16の動作を制御する。なお、メモリ32aを制御回路32の外部に設ける構成にしても良い。また、制御回路32は、例えば第2の動作モード中において、操作パネル33から第1の動作モードを行う指示入力があると、第2の動作モード中においても、第1の動作モードに切り替えてMOS型撮像素子16等を動作させるように制御する。また、後述するように、MOS型撮像素子16の動作モードやその動作モードに連動する処理等を切り替える場合、制御回路32は、イメージャ制御回路22や、イメージャ18内の撮像素子制御回路17を介して行う。

画像処理回路31は、生成した表示用の画像信号をモニタ5に出力する。また、画像処理回路31は、イメージャ制御回路22から出力される画像信号における1フレーム分の画像における平均の明るさを算出して、算出した信号を調光信号として、光源装置3に出力し、光源装置3は、調光信号に基づいて光源装置3からライトガイド12に入射させる照明光の光量を調整する。

40

【0013】

なお、イメージャ制御回路22から出力される画像信号を、制御回路32にも入力し、制御回路32は、入力される画像信号の信号レベルの上限値が所定の閾値以下であるか否かをモニタすることにより、第1の動作モードを行う条件として、入力される画像信号の信号レベルの上限値が所定の閾値以下の場合に制限するような制御を行うようにしても良い。

50

光源装置 3 は、照明光を発生するランプ 3 5 と、ランプ 3 5 が発生する照明光の光量を制御するランプ制御回路 3 6 と、ランプ 3 5 により発生する照明光を集光してライトガイド 1 2 の入射端となる端部に入射させる集光レンズ 3 7 とを有する。

図 2 は MOS 型撮像素子 1 6 の単位画素 U の構成を示す。なお、図 2 における右側は、単位画素の半構造的な構成を示し、図 2 における左側は、単位画素の等価的な回路構成を示す。

左側に示すように単位画素は、入射光の受光量に応じて光電変換を行う光電変換素子を形成するフォトダイオード P d、フォトダイオード P d に蓄積された電荷を電荷変換部に転送する転送部を形成する転送用トランジスタ G、電荷を信号に変換する電荷変換部を形成するコンデンサ F d、コンデンサ F d の信号を出力する信号出力部を形成するアンプ A、コンデンサ F d の信号をリセットするリセット部を形成するリセット用トランジスタ R、を有する。なお、フォトダイオード P d のカソードとコンデンサ F d の一端はグラウンド G N D (図 2 及び図 3 では G N と略記) に接続される。また、リセット用トランジスタ R とアンプ A を形成するトランジスタのドレインには、電源電圧 V d d が印加される。

【0014】

転送用トランジスタ G のゲートには、転送信号 ϕT が印加され、転送信号 ϕT の “H”、“L” レベルにより転送用トランジスタ G のソース・ドレイン間がそれぞれオン、オフする。

そして、転送用トランジスタ G がオンとなった場合には、フォトダイオード P d に蓄積された電荷がコンデンサ F d に転送され、コンデンサ F d において蓄積された電荷が電荷量に応じた電圧値の信号に変換される。

一方、転送用トランジスタ G がオフの場合には、フォトダイオード P d に蓄積された電荷がコンデンサ F d に転送されない状態においてコンデンサ F d に蓄積された黒レベルに相当する状態の電荷が信号に変換される。

また、リセット用トランジスタ R のゲートに、リセット信号 ϕR が印加されることにより、リセット用トランジスタ R のドレインと、コンデンサ F d とアンプ A の入力端となるゲートが接続されたソース間がそれぞれオンし、コンデンサ F d の信号とアンプ A の出力がリセットされる。

【0015】

なお、複数の画素にした場合には、(単位の画素の) 各アンプ A の出力を選択する選択用トランジスタ (図 3 参照) が、各アンプ A の出力端に接続される。

図 2 の右側では、図 2 の左側のフォトダイオード P d が S i 基板上的 p n 接合により形成され、また転送用トランジスタ G を形成する転送ゲート電極 G t、コンデンサ F d を形成する高濃度の不純物領域 n^+ 、リセット用トランジスタ R を形成するリセット用スイッチ S R が図示されている。

図 3 は、図 2 の単位の画素 U を直交する垂直方向及び水平方向に沿って複数、格子状に配置した MOS 型撮像素子 1 6 の構成を示す。なお、図 3 では、簡略化して、垂直方向及び水平方向にそれぞれ 2 画素、配置した画素 U 1 1、U 1 2、U 2 1、U 2 2 の例で示している。また、図 3 においては、図 2 における単位の画素 U を構成するフォトダイオード P d 等の構成要素を、画素 U i j (図 3 では i、j は 1 又は 2) を構成するフォトダイオード P d i j 等により示している。なお、本実施形態においては、対物レンズ 1 5 の光学像が、図 3 の全画素に結像され、本実施形態における MOS 型撮像素子 1 6 は、OB 画素を有しない、有効画素のみからなる MOS 型撮像素子である。

図 3 に示すように画素 U i j のアンプ A i j の出力端には、アンプ A i j の出力信号を垂直転送線 L j に出力するための (垂直列) 選択用トランジスタ V i j が設けられている。

【0016】

また、MOS 型撮像素子 1 6 は、画素 U i j における垂直方向の画素列を選択する垂直選択信号 $\phi V j$ と、水平方向の画素列を選択する水平選択信号 $\phi H i$ をそれぞれ発生する垂直走査回路 4 1 及び水平走査回路 4 2 と、リセット信号 $\phi R j$ 及び転送信号 $\phi T j$ を発

10

20

30

40

50

生するリセット／転送制御回路（又はリセット／転送発生回路）43とを有する。

また、MOS型撮像素子16は、複数の垂直転送線L1、L2における水平方向の1つの垂直転送線を選択する（水平列）選択用トランジスタH_iと、選択用トランジスタH_iに接続された出力アンプA_uとが設けられており、選択用トランジスタH_iは、水平走査回路42から出力される水平選択信号φH_iにより選択され、水平選択信号φH_iにより選択された画素の信号は、出力アンプA_uから出力される。なお、図2において、選択用トランジスタH1、H2が接続されると共に、出力アンプA_uの入力端に接続される水平線を、点線で示すようにシフトレジスタRSにより構成しても良い。

後述するように、MOS型撮像素子16における複数のフォトダイオードP_{dij}により受光され、光電変換された電荷は、電荷変換部を形成するコンデンサF_{dij}において、蓄積された電荷に応じた信号に変換され、垂直選択信号φV_jにより、選択された水平方向の画素U1_j、U2_jの信号がそれぞれ垂直転送線L1、L2に出力され、水平選択信号φH1、φH2により、選択された水平方向の画素U1_j、U2_jの信号がそれぞれ出力アンプA_uから出力される。

【0017】

また、本実施形態においては、転送部をオフにした状態において、黒レベルの信号をMOS型撮像素子16から出力し、A/D変換してメモリ23に格納するように制御する。メモリ23に黒レベルの信号値を格納した後において、転送部をオンにした状態において、取得した信号をMOS型撮像素子16から出力し、補正回路24は、メモリ23に格納した黒レベルの信号値を減算して黒レベルを補正した画像信号を生成する。

MOS型撮像素子16における複数のフォトダイオードP_{dij}は、MOS型撮像素子16の受光部45（図4参照）を形成し、垂直走査回路41、水平走査回路42及びリセット／転送制御回路43は、MOS型撮像素子16の受光部45による受光に基づく信号を各画素から読み出す読出部46（図4参照）を形成し、出力アンプA_uがMOS型撮像素子16による信号を出力する出力部47（図4参照）を形成する。

上記読出部46を形成する、垂直走査回路41、水平走査回路42及びリセット／転送制御回路43は、撮像素子制御回路17を構成するタイミングジェネレータ53により、その動作が制御される。また、撮像素子制御回路17は、制御回路32から送信される動作モード制御信号MODE等に基づいてMOS型撮像素子16の動作を制御する。

【0018】

なお、図3においては、垂直選択信号φV1をオン（垂直選択信号φV2はオフ）し、水平選択信号φH1をオン（水平選択信号φH2はオフ）して、画素U11の信号を出力アンプA_uから出力する様子を示す。

図4は内視鏡2Bの場合におけるイメージャ18と、イメージャ制御回路22との構成を示し、図5は内視鏡2Aの場合におけるイメージャ18と、イメージャ制御回路22との構成を示す。

内視鏡2Bにおいては、図4に示すようにイメージャ18と、イメージャ制御回路22とは、挿入部6内を挿通された4本の信号線19により接続されている。一方、内視鏡2Aにおいては、図5に示すようにイメージャ18と、イメージャ制御回路22とは、挿入部6内を挿通された3本の信号線19により接続されている。なお、この他に電源電圧V_{dd}とグラウンドGND電位をそれぞれ伝送する2本の信号線19が挿入部6内を挿通される（図4、図5においては図示略）。

【0019】

図4の内視鏡2Bにおいては、イメージャ制御回路22におけるイメージャ動作制御回路51は、動作モードを制御する動作モード制御信号（又はモード制御信号）MODEと、同期信号SYNCと、クロック信号CLKとをそれぞれ1本の信号線19を介して撮像素子制御回路17に伝送する。また、イメージャ18のMOS型撮像素子16から出力される画像信号は、信号線19を介してイメージャ動作制御回路51に伝送される。

イメージャ動作制御回路51から送信される動作モード制御信号MODE、同期信号SYNC及びクロック信号CLKは、撮像素子制御回路17を構成する動作モードを制御す

10

20

30

40

50

る動作モード制御回路52と、MOS型撮像素子16を制御するタイミング信号を生成するタイミングジェネレータ53とを有する。

(制御回路32の制御下の)タイミングジェネレータ53は、図3に示したように読出部46を形成する垂直走査回路41、水平走査回路42及びリセット／転送制御回路43を制御する(受光部45と読出部46とを制御すると定義することもできる。また、図3において出力アンプAuの前段に水平シフトレジスタを設けた場合には、タイミングジェネレータ53は、出力部47も制御することにもなる)。

【0020】

また、イメージャ制御回路22は、制御回路32の制御下で、イメージャ18の動作を制御するイメージャ動作制御回路51と、MOS型撮像素子16から出力される(アナログの)画像信号(又は画素信号)をデジタルの画像信号に変換するA/D変換回路54と、A/D変換回路54の出力信号を切り替える切替スイッチ55と、切替スイッチ55の接点aが選択された場合の黒レベルの画像信号の信号値を格納するメモリ23と、切替スイッチ55の接点bが選択された場合の画像信号の補正を行う補正回路24とを有する。図4に示すA/D変換回路54の代わりに、アナログフロントエンド(AFE)と相関二重サンプリング回路(CDS)等を用いるようにしても良い。

なお、イメージャ動作制御回路51は、動作モード制御信号MODEに基づいて切替スイッチ55を制御する。具体的には、イメージャ動作制御回路51は、第1の動作モードの動作期間においては接点aを選択し、第2の動作モードの動作期間においては接点bを選択するように切替スイッチ55を切り替える。メモリ23には、それぞれ異なる一部の記憶領域により上述した信号値格納部23aと、IDを格納したID格納部23bとが形成されている。

これに対して、図5の内視鏡2Aにおいては、イメージャ制御回路22におけるイメージャ動作制御回路51は、動作モードを制御する動作モード制御信号MODEと、同期信号SYNCとを重畳して1本の信号線19を介して撮像素子制御回路17に伝送する。その他の信号線19に関しては、図4の場合と同様である。

【0021】

図5の内視鏡2Aにおいては、イメージャ制御回路22は、図4のイメージャ制御回路22において、更に動作モード制御信号MODEと、同期信号SYNCとを重畳(又はは符号化)する重畳回路(又はエンコーダ)56を有する構成となっている。

また、図5の内視鏡2Aにおいては、図4における撮像素子制御回路17の動作モード制御回路52の代わりに、シリアル／パラレル変換を行うシリアル／パラレル変換回路57と、符号化された動作モード制御信号MODEと同期信号SYNCとを復号化するデコーダ58とを有する。

図6は、図5の場合のイメージャ18の構成を示す。なお、タイミングジェネレータ53は、図7～図9Bにおいて説明するように、第1の動作モードと第2の動作モードとを切り替えてMOS型撮像素子16を動作させる場合、転送信号φTを出力しないで駆動させる動作と、転送信号φTを出力して駆動させる動作とが決定的な差異となる。

換言すると、タイミングジェネレータ53は、第1の動作モードにおいては、転送信号φTを出力しない(図6ではφT_{off}で模式的に示す)で、リセット信号φR、垂直選択信号φV、水平選択信号φHを読出部46に出力し、第2の動作モードにおいては、転送信号φT、リセット信号φR、垂直選択信号φV、水平選択信号φHを読出部46に出力するように制御する。

図4の構成の場合においても、タイミングジェネレータ53の制御内容は、図6に示す場合と同じとなる。

【0022】

本実施形態の撮像装置1は、受光量に応じた光電変換を行い、電荷を蓄積する光電変換素子を形成するフォトダイオードPd(又はPd_{ij})、前記光電変換素子に蓄積された電荷を転送する転送部を形成する転送用トランジスタG(又はG_{ij})、転送される電荷を信号へ変換する電荷変換部を形成するコンデンサFd(又はFd_{ij})、前記電荷変換

10

20

30

40

50

部の信号をリセットするリセット部を形成するリセット用トランジスタR（又はR_{ij}）、前記電荷変換部により変換された信号を出力する信号出力部を形成するアンプA（又はA_{ij}）、前記信号出力部と接続される垂直転送線L（又はL₁, L₂）、を単位の画素とした複数の画素を備える固体撮像素子を形成するMOS型撮像素子16と、前記リセット部をオフ状態、かつ前記転送部をオフ状態にして前記電荷変換部の信号レベルを黒レベルとした該黒レベルの画素信号を前記垂直転送線Lへ出力する第1の動作モード、及び前記リセット部をオンからオフ状態、かつ前記転送部をオン状態にして前記光電変換素子が蓄積した電荷を前記電荷変換部に転送した後、前記電荷変換部の信号を黒レベルが補正されていない通常の画素信号として前記信号出力部を介して、前記垂直転送線Lへ出力する第2の動作モードの動作タイミングを設定する設定部33a、前記設定部33aの設定に従って、前記第1の動作モード及び前記第2の動作モードを切り替える動作モード制御部を形成する制御回路32（又は撮像素子制御回路17）、前記第2の動作モードにおいて前記固体撮像素子の出力部を形成する出力アンプA_uから、出力される複数の前記通常の画素信号からなる画像信号における黒レベルを補正する黒レベル補正部を形成する補正回路24、を備える信号処理装置を形成する画像信号処理装置4及びイメージャ制御回路22と、を有し、前記信号処理装置は、前記設定部33aにより設定された動作タイミングにおいて前記第1の動作モードにおいて取得した黒レベルの画素信号値をメモリ23に保存し、前記黒レベル補正部は、前記第2の動作モードにおいて取得される前記画像信号を前記メモリ23に保存した黒レベルの画素信号値を用いて補正することを特徴とする。

【0023】

次に図7を参照して本実施形態の撮像装置1の動作を説明する。図7は、撮像装置1の全体的な処理内容を示すフローチャートを示す。

画像信号処理装置4に内視鏡2A又は2Bを接続した撮像装置1の電源を術者等のユーザが投入し、撮像装置1を動作状態にする。

最初のステップS1においてユーザは、操作パネル33の設定部33aから2つの動作モード、又は第1の動作モードを動作させるタイミング等を設定する。動作モードは、2つの動作モードにおける1つの動作モードのみしか実行できない構成であるため、第1の動作が設定されると、（第1の動作モードが設定されていない動作期間での）第2の動作モードの設定が自動的に決定する。制御回路32内のメモリ32aには、デフォルト設定の場合においては、起動時において、第1の動作モードにより動作するようにタイミング設定された情報が格納されている。

なお、上記のようにMOS型撮像素子を動作させる場合、1つの動作モードのみでしか動作させることができない（換言すると、同時に2つの動作モードで動作させることができない）が、後述するように第2の動作モードで複数のラインの画素を読み出し、その最中において（第2の動作モードから第2の動作モードに切り替え）、例えば1ラインの画素を第1の動作モードで読み出すように動作させることは、可能になる。

【0024】

ユーザは、デフォルト設定のままで、撮像装置1を動作させても良いし、デフォルト設定の他に、内視鏡検査の最中において第1の動作モードにより動作させるように設定部33aにより設定することもできる。

【0025】

なお、メモリ23の信号値格納部23aには、内視鏡2Kの工場出荷時において、予め基準となる黒レベルの画素信号値が格納されている。このため、第1の動作モードを行うことなく、第2の動作モードでMOS型撮像素子16を動作させた場合においても、基準の黒レベルの画素信号値を用いて第2の動作モードの画像信号の黒レベルの補正を行うことができる。

第1の動作モードの設定を行った後の次のステップS2において制御回路32は、メモリ23のIDを読み出し、IDに対応した制御を行う。制御回路32は、例えば、読み出したIDから、画像信号処理装置4に接続された内視鏡が2Aであるか2Bであるかを判定し、判定した内視鏡2Kの種類に対応した制御を行うことができる。

次のステップS 3において制御回路3 2は、M O S型撮像素子1 6を動作させるために、メモリ3 2 aに格納された情報等に基づいて第1の動作モードで動作させるタイミングであるか否かを判定する。

起動時において第1の動作モードを行う設定である場合には、次のステップS 4において制御回路3 2は、M O S型撮像素子1 6を第1の動作モードで動作させるようにイメージャ制御回路2 2を制御する。なお、起動時において通常行われるホワイトバランスの調整の際に、同時に第1の動作モードを行う設定にしても良い。このような場合、イメージャ1 8のM O S型撮像素子1 6は、第1の動作モードで動作する。第1の動作モードの場合の処理は図8 Aのようになる（後述）。

【0 0 2 6】

第1の動作モードにおいてM O S型撮像素子1 6から出力される各画素の黒レベルに相当する画素信号（第1の画像信号とも言う）は、図4又は図5に示すようにイメージャ制御回路2 2に入力される。この場合、切替スイッチ5 5は、接点aがオンするように切り替えられ、イメージャ制御回路2 2に入力された黒レベルの画素信号は、A / D変換された後、切替スイッチ5 5を経てメモリ2 3に入力される。そして、ステップS 5に示すようにメモリ2 3の信号値格納部2 3 aに、黒レベルの信号値を格納する。

なお、メモリ2 3の信号値格納部2 3 aは、工場出荷時の（デフォルトの）黒レベルの信号値を格納する領域の他に、例えば選択的に使用することができるように第1の動作モードに設定した場合に取得される黒レベルの信号値を格納する第2の信号値格納領域を備えている。

このため、ユーザは、デフォルトの黒レベルの信号値を用いて黒レベルの補正を行う場合と、第1の動作モードに設定した場合に取得された黒レベルの信号値を用いて黒レベルの補正を行う場合との選択ができる。ユーザにより第1の動作モードを行うように設定された場合には、（自動的に）第1の動作モードにより取得された黒レベルの信号値を用いて黒レベルの補正を行うようになる。なお、メンテナンス時において黒レベルを取得した場合には、取得した黒レベルの信号値によりデフォルトの黒レベルの信号値を更新するようにしても良い。このようにすることにより、M O S型撮像素子1 6の黒レベルの特性が経年変化したような場合に対して、メンテナンス時においてその特性変化に有効に対応したデフォルト設定（又は更新）ができる。

【0 0 2 7】

M O S型撮像素子1 6の受光部4 5を形成する全画素（換言すると1フレーム分となる複数画素）における黒レベルの信号値をメモリ2 3に格納する処理が終了すると、次のステップS 6において制御回路3 2は、イメージャ1 8のM O S型撮像素子1 6を第2の動作モードで動作させるようにイメージャ制御回路2 2を制御する。そして、M O S型撮像素子1 6は、第2の動作モードで動作する。この場合の処理は図9 Aのようになる（後述）。

ステップS 3の判定処理において、第1の動作モードの動作タイミングでない判定結果の場合には、ステップS 6の処理に移る。

ステップS 6において第2の動作モードで動作したM O S型撮像素子1 6から出力される第2の画像信号は、イメージャ制御回路2 2内においてA / D変換された後、補正回路2 4に入力される。そして、ステップS 7において補正回路2 4は、入力された第2の画像信号からメモリ2 3の黒レベルの信号値を減算し、黒レベルが補正された画像信号を出力する。

【0 0 2 8】

この画像信号は、画像処理回路3 1に入力され、ステップS 8において画像処理回路3 1は、輪郭補正、γ補正などを行い、表示用の画像信号を生成してモニタ5に出力する。ステップS 9に示すようにモニタ5は、表示用の画像信号が入力されることにより、対応する画像を内視鏡画像として表示し、図7の処理を終了する。なお、図7において点線で示すようにステップS 9の処理の後、ステップS 3 1～S 3 3の処理を行うようにしても良い（後述）。

次に図 8 A 及び図 8 B を参照して第 1 の動作モードの場合の処理を説明する。なお、図 8 A におけるステップ S 1 6 の処理は、図 7 のステップ S 5 と実質的に同じ処理を示す。

第 1 の動作モードが開始すると、ステップ S 1 1 において撮像素子制御回路 1 7 のタイミングジェネレータ 5 3 は、リセット／転送制御回路 4 3 がリセット信号 ϕR を出力するように制御する。

図 8 B は図 8 A の処理に対応した（図 3 の構成の場合に対する）タイミング図を示す。

【0029】

リセット／転送制御回路 4 3 はリセット信号 ϕR として $\phi R 1$ 、 $\phi R 2$ を順次出力する。図 3 の構成の場合、リセット信号 $\phi R 1$ により画素 $U 1 1$ 、 $U 1 2$ のリセット用トランジスタ $R 1 1$ 、 $R 1 2$ がオンし、コンデンサ $F d 1 1$ 、 $F d 1 2$ と、アンプ $A 1 1$ 、 $A 1 2$ の出力がリセットされる。同様に、リセット信号 $\phi R 2$ により画素 $U 2 1$ 、 $U 2 2$ のリセット用トランジスタ $R 2 1$ 、 $R 2 2$ がオンし、コンデンサ $F d 2 1$ 、 $F d 2 2$ と、アンプ $A 2 1$ 、 $A 2 2$ の出力がリセットされる。

また、ステップ S 1 2 においてタイミングジェネレータ 5 3 は、リセット／転送制御回路 4 3 が転送信号 ϕT を出力しないように制御し、転送用トランジスタ G はオフにされる（オフの状態が維持される）。図 8 B においては、転送信号 ϕT が出力されないことを点線で示している。

次のステップ S 1 3 においてタイミングジェネレータ 5 3 は、垂直走査回路 4 1 が垂直選択信号 ϕV を出力するように制御する。図 8 B において垂直走査回路 4 1 がリセット信号 $\phi R 1$ 、 $\phi R 2$ を順次出力した後に、所定の時間が経過したタイミングで垂直選択信号 $\phi V 1$ 、 $\phi V 2$ を出力する様子を示す。

【0030】

図 3 の構成の場合、垂直選択信号 $\phi V 1$ により、画素 $U 1 1$ の黒レベルの状態に相当するアンプ $A 1 1$ の信号が垂直転送線 $L 1$ に、アンプ $A 1 2$ の信号が垂直転送線 $L 2$ に出力される。同様に、垂直選択信号 $\phi V 2$ により、画素 $U 2 1$ の黒レベルの状態に相当するアンプ $A 2 1$ の信号が垂直転送線 $L 1$ に、アンプ $A 2 2$ の信号が垂直転送線 $L 2$ に出力される。

次のステップ S 1 4 においてタイミングジェネレータ 5 3 は、垂直選択信号 $\phi V 1$ 、 $\phi V 2$ がそれぞれ出力されている期間内に、水平走査回路 4 2 が水平選択信号 ϕH を出力するように制御する。図 8 B において水平走査回路 4 2 は、垂直選択信号 $\phi V 1$ が出力されている期間内に水平選択信号 $\phi H 1$ 、 $\phi H 2$ を順次出力し、また垂直選択信号 $\phi V 2$ が出力されている期間内に水平選択信号 $\phi H 1$ 、 $\phi H 2$ を順次出力する様子を示す。

ステップ S 1 4 の処理により、ステップ S 1 5 に示すように各画素 $U i j$ の黒レベルの相当する画素信号が出力アンプ $A u$ を経て MOS 型撮像素子 1 6 から順次出力される。図 8 B において、（画素 $U 1 1$ 、 $U 1 2$ 、 $U 2 1$ 、 $U 2 2$ における）黒レベルの画素信号 $U b 1 1$ 、 $U b 1 2$ 、 $U b 2 1$ 、 $U b 2 2$ が（MOS 型撮像素子 1 6 の）出力信号として出力アンプ $A u$ から出力される。

【0031】

この場合、メモリ 2 3 はライトモード（図 8 B では W モードで示す）に設定され、ステップ S 1 6 に示すようにメモリ 2 3 には、黒レベルの画素信号 $U b 1 1$ 、 $U b 1 2$ 、 $U b 2 1$ 、 $U b 2 2$ が A/D 変換された後、デジタルの黒レベルの画素信号値が、各画素 $U i j$ のアドレスに関連付けて格納される。

このようにして、第 1 の動作モードの処理が終了する。

次に図 9 A 及び図 9 B を参照して第 2 の動作モードの場合の処理を説明する。

以下に説明する第 2 の動作モードは、図 8 A における第 1 の動作モードの処理において、転送信号 ϕT が出力されない処理を、転送信号 ϕT が出力する処理に変更し、その他の処理は第 1 の動作モードと同様に行う処理となる。但し、MOS 型撮像素子 1 6 から出力された出力信号に対する処理は、第 1 の動作モードの処理の場合とは異なる。なお、図 9 A におけるステップ S 2 6 は、図 7 におけるステップ S 7 の処理とほぼ同様の処理を示

10

20

30

40

50

す。

第2の動作モードが開始すると、ステップS21において撮像素子制御回路17のタイミングジェネレータ53は、リセット／転送制御回路43がリセット信号 ϕR を出力するように制御する。

【0032】

図9Bは図9Aの処理に対応した（図3の構成の場合に対する）タイミング図を示す。リセット／転送制御回路43は、図8Bに示すものと同様に、リセット信号 ϕR として $\phi R1$ 、 $\phi R2$ を順次出力する。図3の構成の場合、リセット信号 $\phi R1$ により画素U11、U12のリセット用トランジスタR11、R12がオンし、コンデンサFd11、Fd12と、アンプA11、A12の出力がリセットされる。

10

同様に、リセット信号 $\phi R2$ により画素U21、U22のリセット用トランジスタR21、R22がオンし、コンデンサFd21、Fd22と、アンプA21、A22の出力がリセットされる。

また、次のステップS22においてタイミングジェネレータ53は、リセット／転送制御回路43が転送信号 ϕT を出力するように制御し、転送信号 ϕT により転送用トランジスタGはオンする。図9Bにおいては、リセット信号 $\phi R1$ が出力された後、所定の時間 t_o の後、転送信号 $\phi T1$ が出力され、またリセット信号 $\phi R2$ が出力された後、所定の時間 t_o の後、転送信号 $\phi T2$ が出力される。所定の時間 t_o は、各画素が1フレーム分の画像を撮像するための受光期間に相当する。

【0033】

20

図3の構成の場合、転送信号 $\phi T1$ によりフォトダイオードPd11、Pd12により所定の受光時間において受光した光量に応じて蓄積された電荷がコンデンサFd11、Fd12に転送され、電圧信号に変換される。また、転送信号 $\phi T2$ によりフォトダイオードPd21、Pd22により所定の受光期間において受光した光量に応じて蓄積された電荷がコンデンサFd21、Fd22に転送され、電圧信号に変換される。

次のステップS23においてタイミングジェネレータ53は、垂直走査回路41が垂直選択信号 ϕV を出力するように制御する。

図9Bに示すように、垂直走査回路41は転送信号 $\phi T1$ の直後に垂直選択信号 $\phi V1$ 、転送信号 $\phi T2$ の直後に垂直選択信号 $\phi V2$ を順次出力する。

図3の構成の場合、垂直選択信号 $\phi V1$ により、画素U11、U12のコンデンサFd11、Fd12で変換された電圧信号がアンプA11、A12により増幅されてそれぞれ垂直転送線L1に出力される。同様に、垂直選択信号 $\phi V2$ により、画素U21、U22のコンデンサFd21、Fd22で変換された電圧信号がアンプA21、A22により増幅されて垂直転送線L2に出力される。

30

【0034】

次のステップS24においてタイミングジェネレータ53は、垂直選択信号 $\phi V1$ 、 $\phi V2$ が順次出力されている期間内に、水平走査回路42が水平選択信号 ϕH を出力するように制御する。図9Bは、水平走査回路42が垂直選択信号 $\phi V1$ が出力されている期間内に水平選択信号 $\phi H1$ 、 $\phi H2$ を出力し、また垂直選択信号 $\phi V2$ が出力されている期間内に水平選択信号 $\phi H1$ 、 $\phi H2$ を出力する様子を示す。

40

ステップS24の処理により、ステップS25に示すように各画素Uijの受光量に応じた電圧の画素信号が出力アンプAuを経てMOS型撮像素子16から出力される。図9Bにおいて、（画素U11、U12、U21、U22における）受光量に応じた電圧の画素信号Ua11、Ua12、Ua21、Ua22が（MOS型撮像素子16の）出力信号として出力アンプAuから出力される。出力アンプAuから出力される出力信号は、補正回路24に入力される。

この場合、メモリ23はリードモード（図9BではRモードで示す）に設定され、メモリ23から、黒レベルの画素信号（の信号値）Ub11、Ub12、Ub21、Ub22が読み出され、補正回路24に入力される。

【0035】

50

そして、ステップ S 2 6 に示すように補正回路 2 4 は、画素信号 $U a i j$ から黒レベルの画素信号（の信号値） $U b i j$ を減算した画素信号列を補正された画像信号として後段側の画像処理回路 3 1 に出力する。

このようにして、図 9 A に示す第 2 の動作モードの処理が終了する。

このように動作する第 1 の実施形態によれば、1 つの信号読み出し系のみを有する、通常の撮像素子を用いた場合においても簡単に、精度良く黒レベルを補正できる。

また、第 1 の実施形態においては、メモリ 2 3 は、第 1 の動作モードにおいて MOS 型撮像素子 1 6 から出力される複数の光電変換素子全ての黒レベルの信号値を保存（格納）し、黒レベル補正部を形成する補正回路 2 4 は、第 2 の動作モードにより取得される画像信号を構成する前記通常の画素信号全てを、メモリ 2 3 に保存した黒レベルの信号値によりそれぞれ補正するため、各画素毎に精度の良い黒レベル補正ができる。

10

また、第 1 の実施形態における内視鏡 2 A を採用した撮像装置 1 によれば、動作モード制御信号 MODE と同期信号 SYNC とを共通化した信号線 1 9 を用いて伝送することができる構成にしているので、挿入部 6 を細径化することができる。

【0036】

次に第 1 の実施形態の変形例を説明する。第 1 の実施形態においては、内視鏡 2 A 又は 2 B を使用して撮像装置 1 を構成することができる場合を説明した、これに対して、第 1 の実施形態の変形例においては、内視鏡 2 A、2 B 及び 2 C の 1 つを選択的に使用して撮像装置 1 を構成することができるようにしている。なお、本変形例において、内視鏡 2 A 又は 2 B を用いた場合には、第 1 の実施形態と同じになるため、その記載（説明）を省略する。

20

図 1 0 は、内視鏡 2 C を用いた場合の撮像装置 1 を示す。図 1 0 の撮像装置 1 では、内視鏡 2 C と、光源装置 3 と、画像信号処理装置 4 と、モニタ 5 とを備えて構成されるが、図 1 に示した内視鏡 2 A 又は 2 B を画像信号処理装置 4 に接続することもできる。

内視鏡 2 C は、例えば内視鏡 2 A において、イメージャ制御回路 2 2 の構成において、更に画素欠陥を補正する機能を追加した補正回路 2 4 ' を備えた構成となっている。

また、この内視鏡 2 C は、内視鏡 2 A のイメージャ制御回路 2 2 におけるメモリ 2 3 において、更に MOS 型撮像素子 1 6 における欠陥画素の二次元位置を表すアドレスの情報を、メモリ 2 3 における一部の記憶領域に格納した欠陥画素アドレス格納部 2 3 c を備える。

30

内視鏡 2 C は、例えば工場出荷時において、その内視鏡 2 C に搭載された MOS 型撮像素子 1 6 における欠陥画素の二次元位置を表すアドレスが調査され、調査結果により調査された同じ内視鏡 2 C 内に設けたメモリ 2 3 内の欠陥画素アドレス格納部 2 3 c に、欠陥画素のアドレスの情報が格納される。

【0037】

従って、内視鏡 2 C のメモリ 2 3 は、黒レベルの画素信号値を格納する信号値格納部 2 3 a と、ID 格納部 2 3 b と、欠陥画素アドレス格納部 2 3 c とを備える。なお、欠陥画素アドレス格納部 2 3 c をメモリ 2 3 とは別体のメモリを用いて形成しても良い。

本変形例においては、補正回路 2 4 ' は、例えば図 1 1 に示すような構成により、第 2 の動作モードにおいて補正回路 2 4 ' に入力される画像信号に対して、黒レベルの補正と共に、欠陥画素に対する補正を行う。

40

補正回路 2 4 ' は、第 2 の動作モードにおいて入力される画像信号と、メモリ 2 3 の黒レベル（信号値）格納部 2 3 b から読み出した黒レベルの信号値を減算して黒レベルを補正した画像信号を出力する減算回路 6 1 と、減算回路 6 1 から出力される画像信号を 1 フレーム分それぞれ格納する 2 つのフレームメモリ 6 2 a、6 2 b と、フレームメモリ 6 2 a、6 2 b の書込、読出を制御するメモリ制御回路 6 3 と、フレームメモリ 6 2 a、6 2 b に一時的に格納された画像信号における欠陥画素を補正してフレームメモリ 6 2 a、6 2 b に格納する処理を行う欠陥画素補正回路 6 4 と、フレームメモリ 6 2 a、6 2 b に格納された欠陥画素が補正された画像信号を切り替えて出力する切替回路 6 5 とを有する。

【0038】

50

メモリ制御回路63は、入力される画像信号を、例えば1フレーム毎に切り替えて2つのフレームメモリ62a, 62bに交互に書き込む。また、欠陥画素補正回路64は、入力される画像信号の書込が行われる一方のフレームメモリに入力される画像信号に対して、欠陥画素アドレス格納部23cから送られる欠陥画素のアドレスの画素（の画像信号）に対して、欠陥画素の周囲の複数の画素の信号値を用いて補正を行う。

欠陥画素（の画像信号）の補正を行う場合、例えば図12に示すように欠陥画素に隣接する周囲の画素を利用する。

例えば図12に示すようにアドレス（p, q）の欠陥画素を Pp, q で表した場合、欠陥画素補正回路64は、例えば垂直方向に隣接する画素 $Pp-1, q$ と $Pp+1, q$ の信号値の平均値を用いて欠陥画素を Pp, q を補正し、補正した信号値をフレームメモリにおける欠陥画素のアドレスに格納する。このようにして、各フレームにおける欠陥画素を補正し、次のフレームになると、欠陥画素が補正された画像信号を格納したフレームメモリから黒レベル及び欠陥画素が補正された画像信号が切替回路65を経て補正回路24'から出力される。なお、欠陥画素を Pp, q を補正する場合、垂直方向に隣接する2つの画素 $Pp-1, q$ 、 $Pp+1, q$ を用いる場合に限定されるものでなく、水平方向に隣接する2つの画素や、欠陥画素を Pp, q の周囲の8画素を用いて補正しても良い。なお、欠陥画素の補正を行わない、黒レベルの補正を行う補正回路24として、図11に示す補正回路24'の構成において画素欠陥補正回路64を削除した構成にしても良い。また、以下の説明において、内視鏡2A又は2Bの場合に適用する場合には補正回路24として、上記の構成を想定する。なお、内視鏡2A又は2B内のメモリ23は、図11に示すメモリ23において、欠陥画素格納部23cを有しない構成にすれば良い。

【0039】

本変形例においては、以下に説明するように、第2の動作モード中の複数フレーム期間中において、第1の動作モードによる黒レベルの信号値を取得し、取得した信号値を用いて、黒レベルの補正を行うことができるようにしている。このような補正を行うことにより、内視鏡検査を行う場合の環境の温度が変化したことが原因で、黒レベルが変動するような場合に対応できる。なお、以下の説明は、内視鏡2Cの場合に適用できるだけでなく、内視鏡2A又は2Bの場合にも適用できる。

つまり、第1の実施形態の場合も含むものとなる。更に、補足すると、内視鏡2A又は2Bの場合に適用すると、内視鏡検査を行う場合の環境の温度が変化したことが原因で、黒レベルが変動するような場合に対応できることになり、内視鏡2Cに適用した場合には、更に画素欠陥を補正することができる効果が追加されるものとなる。

本変形例は、例えば図7に示す処理において、ステップS9の処理の後に、点線で示すステップS31のように制御回路32は、第2の動作モード中において、操作パネル33等から第1の動作モードによる黒レベルの信号値を取得する指示入力が行われたか否かを判定する。

制御回路32は、指示入力が行われない場合にはステップS33の処理に移り、指示入力が行われた場合には、ステップS32に示すように第2の動作モード中において第1の動作モードによる黒レベルの信号値を取得する処理を行う。そして、メモリ23の黒レベルの信号値を更新する。従って、ステップS32を行った後においてメモリ23に格納された黒レベルの信号値を用いて黒レベルの補正を行う場合には、ステップS32の処理において更新された黒レベルの信号値を用いて黒レベルの補正を行うことになる。

【0040】

また、ステップS32の次のステップS33において、制御回路32は（内視鏡）検査終了の指示入力が行われたか否かを判定し、検査終了の指示入力が行われない場合には、例えばステップS6の処理に戻り、一方検査終了の指示入力が行われた場合には図7の処理を終了する。

図13は、ステップS32の詳細な処理を示す。なお、以下の説明においては、受光部45を形成する複数の画素が水平方向（又は第1の方向）及び水平方向に直交する垂直方向（又は第2の方向）に沿ってそれぞれ複数設けられた m, n ライン（ m, n は3以上の

自然数)に沿って格子状に配置されているとする。

図3の構成を援用すると、図3における2行の画素をm行に、2列の画素をn列にした場合に対応する。

図13の処理が開始すると、ステップS41において(制御回路32の制御下で制御動作を行う)例えばイメージャ制御回路22内のイメージャ動作制御回路51は、タイミングジェネレータ53がMOS型撮像素子16を駆動する場合のパラメータ i 、 k を初期値 $i=1$ 、 $k=1$ に設定するように制御する。以下においては、タイミングジェネレータ53が制御する動作も、イメージャ動作制御回路51が行う場合で説明する。

【0041】

図13に示す処理の概要は、設定部33a等により第2の動作モード中において、第1の動作モードを行うように動作タイミングが設定された場合においては、動作モード制御部を構成するイメージャ動作制御回路51は、mライン分の画素における1ライン分の画素を第1の動作モードで読み出し、読み出した1ライン分の画素の信号を黒レベルの信号値としてメモリ23に保存(又は格納)し、かつmライン分の画素の信号を第2の動作モードで読み出し、読み出したmライン分の画素の信号をフレームメモリ62a又は62bに保存(又は格納)し、フレームメモリ62a又は62bに保存(又は格納)する前又は後に黒レベルの補正を行うようにする。

また、上記第1の動作モードで読み出す1ライン分の画素を、例えば第1ラインから最後の第mラインまで順次変更することにより、受光部45の全画素の黒レベルの信号値を取得する処理となる。取得後は、第2の動作モードのみを行う動作モードとなり、第2の動作モードにおいて得られる画像信号を、第1の動作モードにより取得した黒レベルの信号値を用いて補正を行う。

上記ステップS41におけるパラメータ i は、水平方向の1ライン分の画素の信号(H_i で表す)を読み出す場合のパラメータを表し、パラメータ k は、第1の動作モードで水平方向の1ライン分の画素の黒レベルの信号(B_k で表す)を読み出す場合のパラメータを表す。

【0042】

次のステップS42においてイメージャ動作制御回路51は、パラメータ i が k に等しいかを判定する。初期値の場合、パラメータ i ($=1$)は k ($=1$)に等しいために次のステップS43の処理に進む。ステップS43においてイメージャ動作制御回路51は、読出部46がパラメータ i の信号 B_i ($=B_k$)を第1の動作モードで読み出すように制御する。つまり、読出部46(のリセット/転送制御回路43)は、リセット信号 ϕ_R を出力した後、転送信号 ϕ_T をオフにした第1の動作モードで、パラメータ i の信号を黒レベルの信号 B_i として読み出す。

ステップS44に示すようにMOS型撮像素子16から出力されるパラメータ i ($=k$)の黒レベルの信号 B_i はメモリ23の信号値格納部23aの第2の信号値格納部(図11において23aaで示す)に、1ライン分の信号値が、その1ライン分の画素アドレスに対応するメモリエリアに順次格納(保存)される。この場合、イメージャ動作制御回路51は、切替スイッチ55を接点aがオンするように切り替える。

次のステップS45においてイメージャ動作制御回路51は、読出部46がパラメータ i の信号 H_i を第2の動作モードで読み出すように制御する。つまり、読出部46(のリセット/転送制御回路43)は、リセット信号 ϕ_R を出力した後、転送信号 ϕ_T をオンにした第2の動作モードで、パラメータ i の信号 H_i を読み出す。

【0043】

ステップS46に示すようにMOS型撮像素子16から出力されるパラメータ i ($=1$)の信号 H_i は補正回路24'のフレームメモリ62a又は62bに、1ライン分の画像信号が格納される。この場合、イメージャ動作制御回路51は、切替スイッチ55を接点bがオンするように切り替える。

次のステップS47においてイメージャ動作制御回路51は、パラメータ i が最後のラインmであるか否かの判定を行う。現在、パラメータ i は1であるため、パラメータ i は

10

20

30

40

50

mに等しくないと判定され、ステップS 4 8においてパラメータ i が1つ大きくする処理 ($i = i + 1$) が行われた後、ステップS 4 2の処理に移る。この場合、パラメータ i は2になる。

ステップS 4 2においてイメージャ動作制御回路5 1は、パラメータ i ($= 2$) が k ($= 1$) に等しくないと判定し、ステップS 4 5の処理に移る。ステップS 4 5においてイメージャ動作制御回路5 1は、パラメータ i の信号H i を第2の動作モードで読み出すように制御し、さらにステップS 4 6～S 8の処理をパラメータ i が1の場合と同様に行った後、ステップS 4 2の処理に戻る。

【0044】

このような処理を繰り返し、パラメータ i がmに等しくなると、1フレーム分の画像の読出が終了し、ステップS 4 7の判定処理を経てステップS 4 9の処理に進む。

ステップS 4 9においてイメージャ動作制御回路5 1は、パラメータ k がmに等しいか否かの判定を行い、等しくないと判定結果の場合には、次のステップS 5 0においてイメージャ動作制御回路5 1は、パラメータ i を1、k を1つ大きくした ($k = k + 1$) 後、ステップS 4 2の処理に戻る。

この場合、ステップS 4 2においてイメージャ動作制御回路5 1は、パラメータ i ($= 1$) が k ($= 2$) に等しくないと判定し、ステップS 4 5の処理に移り、ステップS 4 5～S 4 8の処理を行った後、ステップS 4 2の処理に戻る。

この場合にはパラメータ i が2になるので、ステップS 4 2においてパラメータ i が k ($= 2$) に等しいと判定される。そして、ステップS 4 3、S 4 4の処理が行われ、さらにステップS 4 5～S 4 8の処理が行われ、ステップS 4 2の処理に戻る。

このような処理が、パラメータ k がmに等しくなるまで切り替えされる。パラメータ k がmに等しくなると、受光部4 5の全画素の黒レベルの信号値をメモリ2 3の信号値格納部2 3 aの第2の信号値格納部2 3 a aに格納（保存）する処理が終了する。

【0045】

このため、ステップS 4 9においてイメージャ動作制御回路5 1が、パラメータ k がmに等しいと判定した場合には、図1 3の処理を終了する。

図1 3の処理が終了した場合には、第2の動作モードのみを行う動作モードとなり、第2の動作モードの画像信号を図1 3の処理により第2の信号値格納部2 3 a aに格納された黒レベルの信号値を用いて黒レベルの補正を行うことになる。

なお、図1 3に示す受光部4 5の全画素の黒レベルの信号値を第2の信号値格納部2 3 a aに格納する処理が終了するまでの間においては、この処理が終了する前にメモリ2 3の信号値格納部2 3 aに格納されている受光部4 5の全画素の黒レベルの信号値を黒レベルの補正に用いることができる。この場合に限定されるものでなく、例えば、ユーザ用信号値格納部2 3 a aにおける図1 3の処理を開始する前に既に格納されている黒レベルの信号値が存在する場合には、図1 3の処理により古い黒レベルの信号値を更新し、一部が更新される黒レベルの信号値を用いて黒レベルの補正を行うようにしても良い。

【0046】

このように動作する変形例によれば、内視鏡2 A、2 B、又は2 Cを使用している環境温度が変化して黒レベルが変化するような場合においても、その環境温度における黒レベルの情報を取得して、モニタ5に表示する画像の黒レベルを精度良く補正できる。また、内視鏡2 Cの場合には、更に画素欠陥を補正することもできる。

また、図1 3に示す処理は、受光部4 5の全画素を読み出す場合におけるmライン分の信号読出を行う通常の1フレームの読出期間Tに対して、 $m + 1$ ライン分の読出期間 $T \times (m + 1) / m$ となるため、 $m \gg 1$ の場合には、通常の読出期間Tと殆ど同じ期間をmフレーム期間、繰り返すことにより、受光部4 5の全画素の黒レベルの情報を取得することができる。そして、黒レベルの情報の取得後は、取得した黒レベルの情報をを用いて、画質の良い画像をモニタ5において表示することができる。

なお、図1 3に示す処理は、1フレームの読出期間Tにおいて1ライン分の黒レベルの信号値を取得する処理の場合を説明したが、例えば2ライン分、又は3ライン分等の複数

10

20

30

40

50

ラインの黒レベルの画素信号値を取得する処理を行うようにしても良い。

なお、図13に示す処理を変更しても良い。例えば、第1の動作モードで黒レベルの情報として、例えばj番目の1ライン分の画素を読み出した場合には、第2の動作モードではj番目の1ライン分の画素の読み出しを行わないようにしても良い。この場合、第2の動作モードでのj番目の1ライン分の画素が欠落するため、例えばj番目の1ラインに隣接するj-1番目とj+1番目の両1ライン分の画素の信号値で（欠落を）補正したり、1フレーム前のj番目の1ライン分の画素で（欠落を）補正するようにしても良い（図13に示す処理は、このような補正を必要としないで、1フレーム分の動画の画像を取得できるメリットを有する）。

また、上述した説明においては、黒レベルの画素信号値を、受光部45を形成する全ての画素に対して、取得する例を説明したが、各ラインに対して1つのみ取得するようにすることもできる。

なお、上述した変形例を含む実施形態を部分的に組み合わせて異なる実施形態を構成しても良い。

【0047】

本出願は、2015年7月22に日本国に出願された特願2015-145093号を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

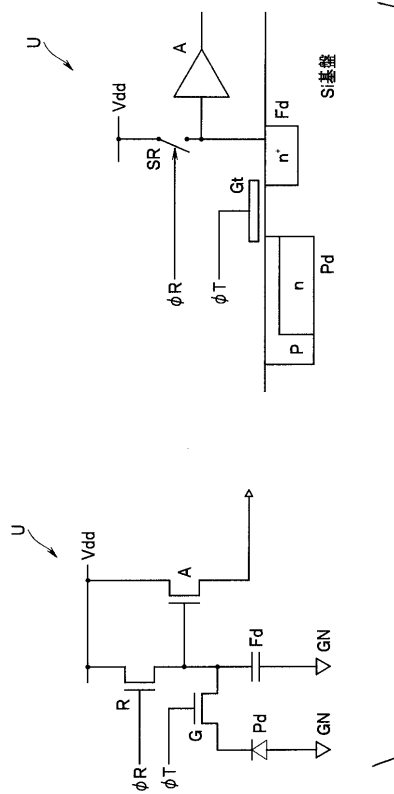
【要約】

撮像装置は、光電変換素子、光電変換素子された電荷を転送する転送部、電荷を信号へ変換する電荷変換部、信号をリセットするリセット部、垂直転送線を単位とした複数の画素を備える固体撮像素子と、リセット部及び転送部をオフにした第1の動作モード、リセット部をオンからオフ、転送部をオンにした第2の動作モードを切り替える動作モード制御部と、第2の動作モードにおける画像信号の黒レベルを補正する黒レベル補正部と、黒レベルの画素信号値を保存するメモリと、を有し、黒レベル補正部は、メモリの黒レベルの画素信号値を用いて補正する。

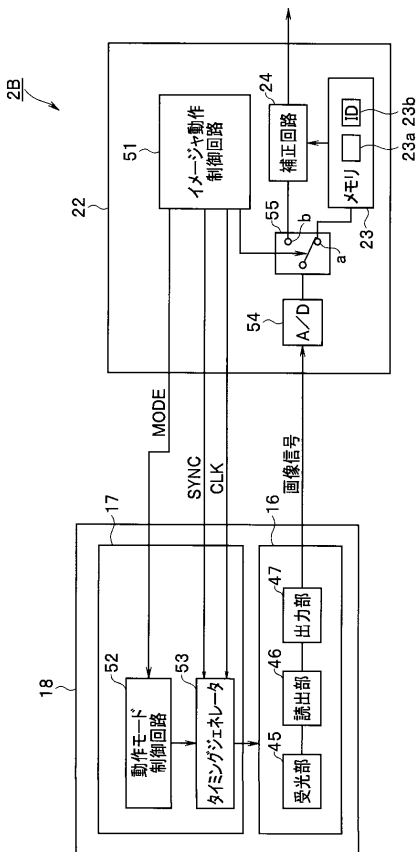
10

20

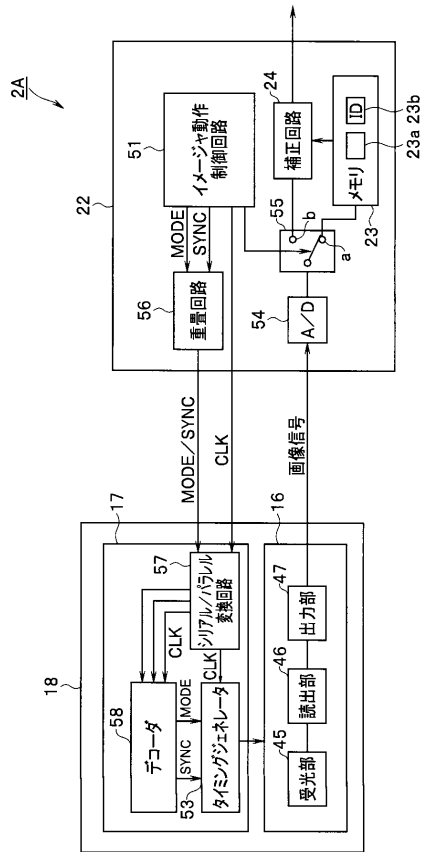
【図 2】



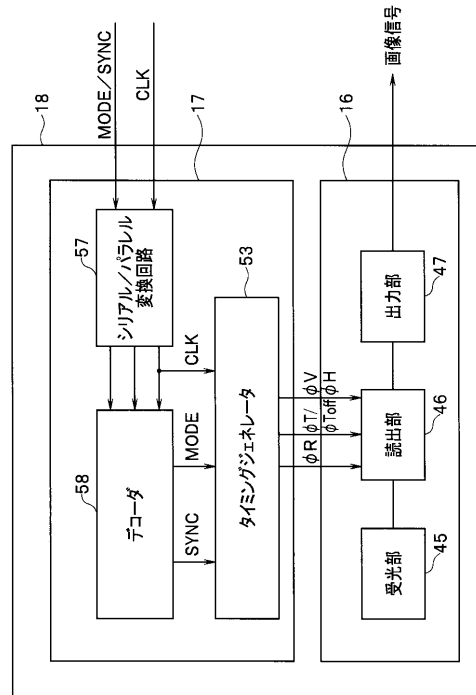
【図 4】



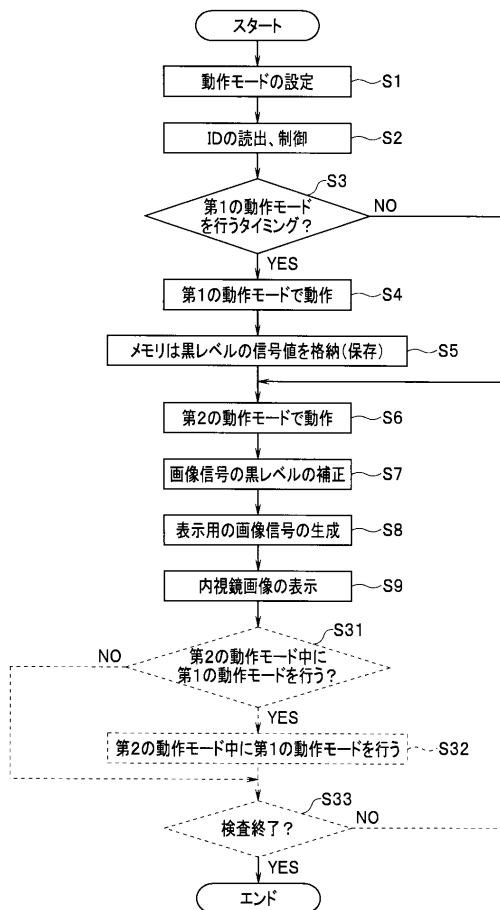
【図 5】



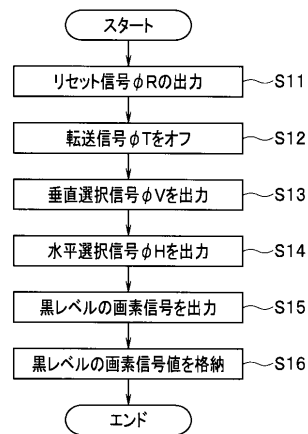
【図 6】



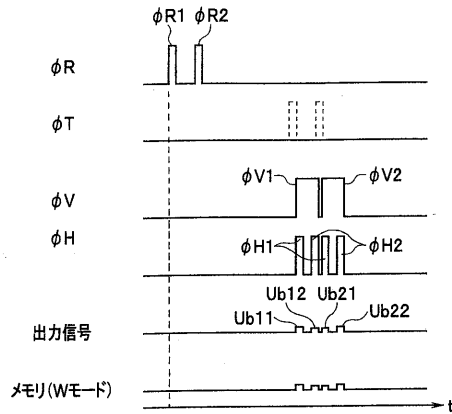
【図 7】



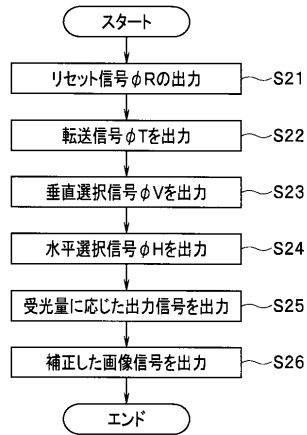
【図 8 A】



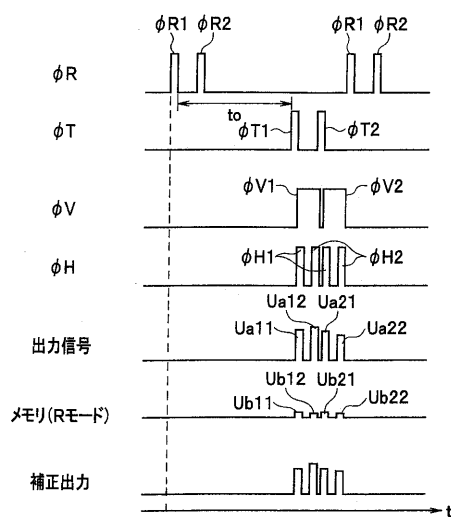
【図 8 B】



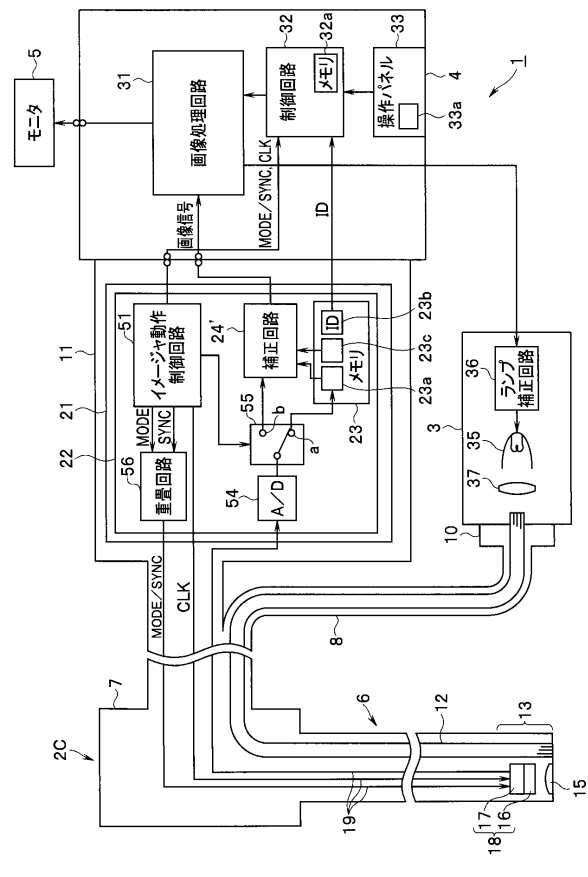
【図 9 A】



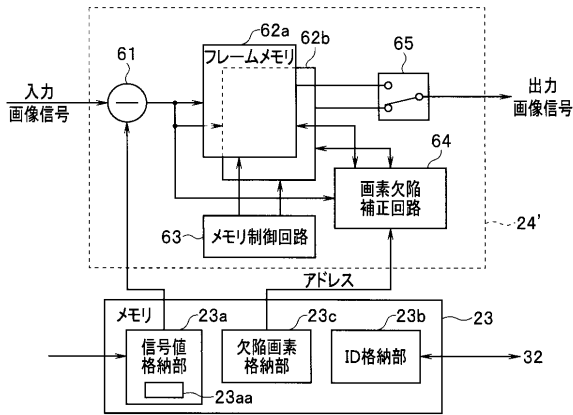
【図 9 B】



【図 10】



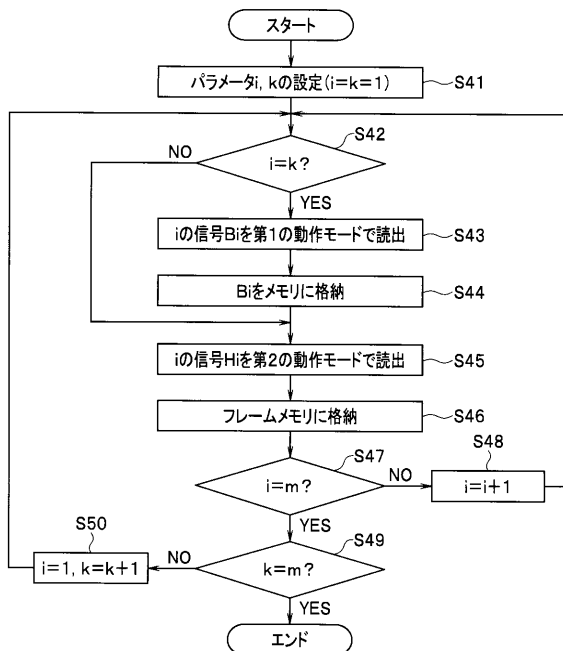
【図 1 1】



【図 1 2】

	$P_{p-1, q-1}$	$P_{p-1, q}$	$P_{p-1, q+1}$
	$P_{p, q-1}$	$P_{p, q}$	$P_{p, q+1}$
	$P_{p+1, q-1}$	$P_{p+1, q}$	$P_{p+1, q+1}$

【図 1 3】



フロントページの続き

(51)Int.Cl.			F I		
<i>H04N</i>	<i>5/367</i>	<i>(2011.01)</i>	<i>H04N</i>	<i>5/335</i>	<i>670</i>
<i>H04N</i>	<i>5/374</i>	<i>(2011.01)</i>	<i>H04N</i>	<i>5/335</i>	<i>740</i>
<i>H04N</i>	<i>7/18</i>	<i>(2006.01)</i>	<i>H04N</i>	<i>7/18</i>	<i>M</i>

(72)発明者 松井 泰憲
東京都八王子市石川町2951番地 オリンパス株式会社内

(72)発明者 松野 悠大
東京都八王子市石川町2951番地 オリンパス株式会社内

審査官 鈴木 明

(56)参考文献 特開2010-56723 (JP, A)
特開平9-83840 (JP, A)
特開2009-195602 (JP, A)

(58)調査した分野(Int.Cl., DB名)

A61B	1/04
G02B	23/24
H04N	5/232
H04N	5/243
H04N	5/357
H04N	5/367
H04N	5/374
H04N	7/18

专利名称(译)	摄像装置		
公开(公告)号	JP6076578B1	公开(公告)日	2017-02-08
申请号	JP2016564347	申请日	2016-06-15
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
当前申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	田辺 譲 山下 真司 松井 泰憲 松野 悠大		
发明人	田辺 譲 山下 真司 松井 泰憲 松野 悠大		
IPC分类号	A61B1/04 G02B23/24 H04N5/232 H04N5/243 H04N5/357 H04N5/367 H04N5/374 H04N7/18		
CPC分类号	A61B1/00006 A61B1/00009 A61B1/0002 A61B1/00059 A61B1/045 A61B1/05 G02B23/24 H04N5/232 H04N5/243 H04N5/357 H04N5/367 H04N5/374 H04N7/18 A61B1/00045 A61B1/04 A61B1/0676 G02B23/2484 H04N5/23245 H04N2005/2255		
FI分类号	A61B1/04.370 G02B23/24.B H04N5/232.Z H04N5/243 H04N5/335.570 H04N5/335.670 H04N5/335.740 H04N7/18.M		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
审查员(译)	铃木 明		
优先权	2015145093 2015-07-22 JP		
其他公开文献	JPWO2017013972A1		
外部链接	Espacenet		

摘要(译)

图像拾取装置包括光电转换元件，传输经光电转换的电荷的传输单元，将电荷转换为信号的电荷转换单元，将信号复位的重置单元以及以垂直传输线为单位包括多个像素的固态。图像传感器，在复位单元和转印单元关闭的第一操作模式，在复位单元和转印单元关闭的第二操作模式之间切换的操作模式控制单元，以及第二操作模式 并且，存储器用于存储黑色电平的像素信号值，并且黑色电平校正单元使用存储器的黑色电平的像素信号值进行校正。。

(51) Int. Cl.			F 1		
A 6 1 B	1/04	(2006. 01)	A 6 1 B	1/04	3 7 0
G O 2 B	23/24	(2006. 01)	G O 2 B	23/24	B
H O 4 N	5/232	(2006. 01)	H O 4 N	5/232	Z
H O 4 N	5/243	(2006. 01)	H O 4 N	5/243	
H O 4 N	5/357	(2011. 01)	H O 4 N	5/355	5 7 0

請求項の数 7 (全 23 頁) 最終頁に続く

(21) 出願番号	特願2016-564347 (P2016-564347)	(73) 特許権者	000000376
(86) (22) 出願日	平成28年6月15日 (2016. 6. 15)		オリンパス株式会社
(86) 国際出願番号	PCT/JP2016/067816		東京都八王子市石川町2 9 5 1 番地
審査請求日	平成28年10月25日 (2016. 10. 25)	(74) 代理人	100076233
(31) 優先権主張番号	特願2015-145093 (P2015-145093)		弁理士 伊藤 達
(32) 優先日	平成27年7月22日 (2015. 7. 22)	(74) 代理人	100101661
(33) 優先権主張国	日本国 (JP)		弁理士 長谷川 靖
早期審査対象出願		(74) 代理人	100135932
			弁理士 藤浦 治
		(72) 発明者	田辺 譲
			東京都八王子市石川町2 9 5 1 番地 オリ
			ンパス株式会社内
		(72) 発明者	山下 真司
			東京都八王子市石川町2 9 5 1 番地 オリ
			ンパス株式会社内
最終頁に続く			